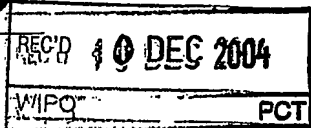




Europäisches  
Patentamt

European  
Patent Office

Office européen  
des brevets



PCT/IB04/52628

Bescheinigung

Certificate

Attestation

Die angehefteten Unterlagen stimmen mit der ursprünglich eingereichten Fassung der auf dem nächsten Blatt bezeichneten europäischen Patentanmeldung überein.

The attached documents are exact copies of the European patent application described on the following page, as originally filed.

Les documents fixés à cette attestation sont conformes à la version initialement déposée de la demande de brevet européen spécifiée à la page suivante.

Patentanmeldung Nr. Patent application No. Demande de brevet n°

03104621.2

**PRIORITY  
DOCUMENT**  
SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH RULE 17.1(a) OR (b)

Der Präsident des Europäischen Patentamts;  
Im Auftrag

For the President of the European Patent Office

Le Président de l'Office européen des brevets  
p.o.

R C van Dijk

BEST AVAILABLE COPY



Anmeldung Nr:  
Application no.: 03104621.2  
Demande no:

Anmeldetag:  
Date of filing: 10.12.03  
Date de dépôt:

Anmelder/Applicant(s)/Demandeur(s):

Philips Intellectual Property & Standards  
GmbH  
Steindamm 94  
20099 Hamburg  
ALLEMAGNE  
Koninklijke Philips Electronics N.V.  
Groenewoudseweg 1  
5621 BA Eindhoven  
PAYS-BAS

Bezeichnung der Erfindung/Title of the invention/Titre de l'invention:  
(Falls die Bezeichnung der Erfindung nicht angegeben ist, siehe Beschreibung.  
If no title is shown please refer to the description.  
Si aucun titre n'est indiqué se référer à la description.)

Drahtkontaktiertes Halbleiterbauteil mit verstärkter innerer  
Anschlussmetallisierung

In Anspruch genommene Priorität(en) / Priority(ies) claimed /Priorité(s)  
revendiquée(s)  
Staat/Tag/Aktenzeichen/State/Date/File no./Pays/Date/Numéro de dépôt:

Internationale Patentklassifikation/International Patent Classification/  
Classification internationale des brevets:

H01L23/00

Am Anmeldetag benannte Vertragsstaaten/Contracting states designated at date of  
filing/Etats contractants désignées lors du dépôt:

AT BE BG CH CY CZ DE DK EE ES FI FR GB GR HU IE IT LU MC NL  
PT RO SE SI SK TR LI

**BESCHREIBUNG****Drahtkontaktiertes Halbleiterbauteil mit verstärkter innerer Anschlussmetallisierung**

- Die Erfindung betrifft ein drahtkontaktiertes Halbleiterbauteil mit einem zu einem Halbleiterbauelement dotierten und strukturierten, eine innere Anschlussmetallisierung
- 5 in einem Kontaktfenster aufweisenden Halbleiterchip aus einem dotierten Silizium-Substrat, dessen innere Anschlussmetallisierung mit der jeweiligen äußeren Anschlussmetallisierung des Halbleiterbauteils durch eine Bonddrahtbrücke (Loop) verbunden ist.
- 10 Die elektrische Verbindung eines drahtkontaktierten Halbleiterchips mit der Außenwelt erfolgt über Bonddrähte, die eine Verbindung zwischen dem Halbleiterchip und den äußeren Anschlussmetallisierungen auf einem Keramiksubstrat, auf einer Trägerspinne oder den Anschlussbeinchen eines Leadframes sowie eines anderen Halbleiterchips herstellen. Auf dem Halbleiterchip endet der Bonddraht in einem Stromanschlussteil,
- 15 der zusammen mit der auf der Chipoberfläche in einem Kontaktfenster angeordnete Metallisierung einen metallurgischen Kontakt bildet.

- Zwischen dem Stromanschlussteil des Bonddrahts, der Metallisierung und der Chipoberfläche muss ein elektrisch gut leitender, mechanisch stabiler und zuverlässiger
- 20 metallurgischer Kontakt hergestellt werden.

- Die Verfahrensschritte des Drahtbondens sind jedoch sehr sensitiv. Die Erfahrung zeigt, dass die dazu üblicherweise benutzten Kalt-Schweißverfahren eine erhebliche mechanische Belastung der Chipoberfläche darstellen. Besonders beim Ultraschall-
- 25 Drahtbonden sind die Kontakte sowohl einer mechanischen Belastung als auch Stress durch den Ultraschall ausgesetzt.

Die Beschädigung zeigt sich oft nicht schon direkt beim Drahtbonden, sondern erst dann, wenn die Verkapselung in ein Gehäuse, beschleunigte Lebensdauertests oder Temperaturschwankungen beim Betrieb des Halbleiterbauelementes weitere thermomechanische Belastungen des Halbleiterbauteils mit sich bringen.

5

Die Beschädigung kann sich in Form von Mikrocracks, die sich zu fatalen Brüchen ausweiten können (cracking), als Ausbrüche in den spröden und mechanisch schwachen dielektrischen Schichten, die sich oft bis in die Metallisierung hinein fortsetzen (cratering), oder als Abriss der Metallisierungsschicht zeigen.

10

Für integrierte Schaltungen ist es bekannt, die auf der obersten Metallisierungsebene angeordneten, großen Bondpads mit einem Verstärkungssystem zu unterlegen. Beispielsweise ist aus EP 0 875 934 ein Verstärkungssystem für Bondpads bekannt, das mindestens eine dielektrische Schicht unter dem Bondpad und eine gemusterte

15 Verstärkungssystem innerhalb der dielektrischen Schicht umfasst.

Bei Halbleiterchips mit diskreten Halbleiterbauelementen erfolgt die Kontaktierung jedoch nicht unbedingt über eine Metallisierungsebene, die über einer dielektrischen Schicht (Zwischenoxid) angeordnet ist, sondern kann direkt auf der Chipoberfläche durch einen metallurgischen Kontakt in einem Kontaktfenster in der Isolations-

20

beschichtung bzw. in der Passivierungsschicht erfolgen, um den Platzbedarf für den Kontakt gering zu halten und die Performance zu steigern.

25

Da in diskreten Halbleiterbauelementen die Kontaktfläche, über der Stromanschluss teil des Bonddrahts die Metallisierung auf der Chipoberfläche kontaktiert, relativ klein ist, ist auch die Verbindungsfestigkeit in dem metallurgischen Kontakt entsprechend besonders klein. Dementsprechend neigt eine Verbindung, an der der Bonddraht über

die Metallisierung mit der Chipoberfläche verbunden ist, besonders zum Reißen oder zum Ausbrechen bis in die Chipoberfläche hinein.

Angesichts des obenerwähnten Problems besteht eine Aufgabe der vorliegenden

- 5 Erfindung darin, ein drahtkontaktiertes Halbleiterbauteil bereitzustellen, in dem die Tendenz der Drahtbondverbindung sich von der Halbleiterchipoberfläche abzulösen, vermindert ist und gleichzeitig die elektrischen Eigenschaften nicht wesentlich verändert sind..
- 10 Erfindungsgemäß wird diese Aufgabe gelöst durch ein drahtkontaktiertes Halbleiterbauteil mit einem zu einem Halbleiterbauelement dotierten und strukturierten, eine innere Anschlussmetallisierung 7 in einem Kontaktfenster aufweisenden Halbleiterchip 2 aus einem dotierten Silizium-Substrat, dessen innere Anschlussmetallisierung mit der jeweiligen äußeren Anschlussmetallisierung durch eine Bonddrahtbrücke 9 verbunden
- 15 ist, und bei dem die innere Anschlussmetallisierung ein Verstärkungssystem 8 mit einer offenen Gitterstruktur auf dem dotierten Silizium-Substrat umfasst.

Die Erfindung beruht auf dem Erfindungsgedanken, dass eine innere Anschluss-

metallisierung mit einem erfindungsgemäßen Verstärkungssystem eine großflächige,

- 20 kraftschlüssige Kontaktierung ermöglicht; außerdem darin, dass durch die Verklammerung von zwei Schichten aus Materialien unterschiedlicher physikalischen Eigenschaften die lateralen Kraftlinien in dem Kontaktierungsgebiet unterbrochen sind.

Das Verstärkungssystem mindert also die Wahrscheinlichkeit, dass Probleme aufgrund

- 25 von thermomechanischen Spannungen auftreten. Der Kraftschluss zwischen der inneren Anschlussmetallisierung und der Halbleiterchipoberfläche wird ständig unterbrochen. Auftretende Spannungen werden nicht weitergeleitet und können sich dadurch auch nicht zu einer kritischen Größe aufaddieren.

Das Verstärkungssystem minimiert auch den Unterschied in den thermischen Ausdehnungskoeffizienten der Anschlussmetallisierung gegenüber dem Halbleiterchip und verbessert auf diese Weise die Zuverlässigkeit des Halbleiterbauteils.

- 5 Nach einer bevorzugten Ausführungsform der Erfindung ist das Verstärkungssystem eine aus einer Isolationsbeschichtung gebildete offenen Gitterstruktur.

Besonders bevorzugt ist es, dass das Verstärkungssystem eine aus einem thermischen Oxid gebildete offenen Gitterstruktur ist. Thermisches Oxid wird durch Umwandlung  
10 der Halbleiteroberfläche selbst erzeugt und bildet daher eine arteigene Schicht.

Im Rahmen der vorliegenden Erfindung ist es bevorzugt, dass die Gitterstruktur als offene Grabenstruktur ausgebildet ist.

- 15 Nach einer anderen Ausführungsform der Erfindung kann die Gitterstruktur als offene Röhrenstruktur ausgebildet sein.

Eine optimale Wirkung wird erzielt, wenn der Flächenanteil der Gitterstruktur mehr 50% der Kontaktfläche ausmacht.

20

Nachfolgend wird die Erfindung anhand von vier Figuren weiter erläutert.

Fig. 1 zeigt einen schematischen Querschnitt durch Halbleiterchip mit Drahtbondkontakten, Metallisierung und Verstärkungssystem.

- Fig. 2 zeigt eine schematische Draufsicht auf einen Halbleiterchip mit  
25 Drahtbondkontakten, Metallisierung und Verstärkungssystem.

Fig. 3 zeigt verschiedene Verstärkungssysteme mit offener Gitterstruktur.

Fig. 4 ist eine schematische Seitenansicht einer konventionellen SMD-Packung mit Halbleiterchip, Drahtbondverbindung und Leadframe mit Anschlussbeinchen auf einem Substrat.

Obwohl die Erfindung nachfolgend im Zusammenhang mit oberflächenmontierbaren bipolaren Transistoren als Halbleiterbauelement beschrieben ist, sollte also der Fachmann auf diesem Gebiet verstehen, dass die Erfindung nicht auf Transistoren  
5 beschränkt ist.

Generell bezieht sich die Erfindung auf alle Halbleiterbauteile, die Drahtbondverbindungen aufweisen und in denen der metallurgische Kontakt der Drahtbondbrücke im direkten Kontakt mit der Anschlussmetallisierung an der Kristalloberfläche des  
10 Halbleiterchips steht.

Das Halbleiterbauelement kann bevorzugt ein diskreter bipolarer Transistor, insbesondere Planartransistor oder Feldeffekttransistor, aber auch eine Halbleiterdiode, insbesondere eine Flächendiode oder Schottky-Diode, weiterhin ein Sensorbauelement,  
15 Kondensator, Widerstand oder eine Kombination dieser Bauelemente mit anderen Bauelementen sein.

Nach einer Ausführungsform der Erfindung ist ein Halbleiterbauelement dieser Art insbesondere ein diskreter bipolarer Transistor mit einem geeignet dotierten und  
20 strukturierten, eine Basis-, Kollektor- und Emitterkontaktierung aufweisenden Halbleiterchip aus einem dotierten Silizium-Substrat, der von einem Gehäuse 1 eingeschlossen ist und dessen Kontaktierung mit dem jeweiligen Basis-, Kollektor- und Emitteranschluss des Gehäuses durch eine Drahtbondverbindung 9 verbunden ist.  
Üblicherweise ist das Gehäuse ein oberflächenmontierbares Gehäuse, ein sogenanntes  
25 SOT- oder SMD-Gehäuse, dass vorzugsweise aus einem Leadframe mit Plastikummhüllung besteht.

- Obwohl auf dem Markt eine sehr breite Palette von diskreten Transistoren angeboten wird, weisen doch alle eine gemeinsame Bauweise auf: Das Silizium- Substrat des aktiven Chips dient als Kollektoranschluss. Dabei wird das beispielsweise n-dotierte
- 5 Silizium- Substrat mit seiner Kollektorkontaktierung (Metallisierung) auf der Unterseite des Chips mit dem Kollektoranschluss des Gehäuses verbunden bzw. auf diesem angeordnet und befestigt. Emitter- und Basisanschlüsse zum Halbleiter sind in sehr feinen Geometrien ( $< 1\mu\text{m}$ ) auf der Oberseite des Chips ausgeführt. Wie in Fig. 1 und 2 gezeigt, sind die Emitter- und Basisanschlüsse in Form einer inneren Anschluss-
- 10 metallisierung auf den dotierten Emitter- und Basisgebieten an der Oberfläche des Halbleiterchips aufgebracht. Diese Emitter- und Basiskontakte sind dann jeweils über einen Bonddraht mit dem zugehörigen Emitter- bzw. Basisanschluss des Trägers verbunden.
- 15 Solche Halbleiterchips werden üblicherweise in SMD - (Surface Mounted Device)- Gehäuse eingebaut, wobei der Gehäuseanschluss, auf dem der Halbleiterchips aufgebracht wird, den Kollektoranschluss des Gehäuses definiert. Emitter und Basis werden über Bonddrähte an die restlichen Anschlüsse des Gehäuses oder an einen benachbarten Halbleiterchip gebondet. Sowohl der Chip als auch die Bonddrähte sind
- 20 durch das Gehäuse geschützt.

- Fig. 4 zeigt schematisch eine Seitenansicht dieser Ausführungsform des erfindungsgemäßen Halbleiterbauteils 2 in einem SMD Gehäuse 1 auf einem Substrat, z. B. einer Leiterplatte 3. Auf dem Leiterrahmen 4 ist ein Halbleiterbauelement 2 befestigt.
- 25 Zwischen der inneren Anschlussmetallisierung auf dem Bauelement 2 und der äußeren Anschlussmetallisierung auf den Anschlussbeinchen 4 des Leiterrahmens ist eine Drahtverbindung 9 mit dem Bonddraht 92 angeordnet. Dabei ist der eine Stromanschlusssteil des Bonddrahts auf dem Halbleiterchip durch eine Ballverbindung 91 und



der andere Stromanschluss teil des Bonddrahts durch eine Wedgeverbindung auf der Kontaktierungsfläche des Anschlussbeinchens 4 des Leiterrahmens verbunden.

Der Kontaktfläche für die Anschlussmetallisierungen wird durch ein Kontaktfenster in  
5 einer Isolationsbeschichtung, die bis zur Chipoberfläche reicht, definiert.

Die Materialauswahl für diese Isolationsbeschichtung kann beispielsweise durch eine Schicht thermischen Oxids, Phosphorglas, LTO oder aus TEOS oder durch Mehrlagenbeschichtungen aus diesen Materialien, in die trocken- oder nasschemisch die Kontakt-  
10 öffnungen geätzt werden, realisiert werden.

Erfindungsgemäß umfasst die innere Anschlussmetallisierung ein Verstärkungssystem mit einer offenen Gitterstruktur.

15 Das Verstärkungssystem wird durch eine in einer offenen Gitterstruktur angeordnete Beschichtung hergestellt.

Die Beschichtung kann bevorzugt gebildet sein aus den bekannten dielektrischen Materialien, die zur Herstellung von Isolations- und Passivierungsschichten für  
20 Halbleiterbauelemente verwendet werden.

Die Materialauswahl für die Isolationsbeschichtung ergibt sich aus der Notwendigkeit einer guten Haftung aus dem Halbleitermaterial sowie von erforderlichen dielektrischen Eigenschaften zur gegenseitigen Isolation der Metallisierungen. Als Material werden  
25 die Verbindungen des Halbleitermaterials mit Sauerstoff und/oder Stickstoff verwendet, z. B. aus thermischem Oxid, Phosphorglas, LTO oder aus TEOS oder aus Mehrlagenbeschichtungen aus diesen Materialien. Weiterhin eignen sich auch die Verbindungen des Aluminiums mit Sauerstoff und/oder Stickstoff, beispielsweise Aluminiumsesquioxid.

Die Schicht kann weiterhin auch aus Silizium, insbesondere aus dem Siliziummaterial des Halbleiterchips gebildet sein.

- 5 Besonders bevorzugt ist die Bildung des Verstärkungssystems mit offener Gitterstruktur aus einem thermischen Oxid 4

Thermisches Oxid fällt im Verlauf des Herstellungsprozesses in verschiedenen Verfahrensschritten automatisch an, z. B. als Maskenoxid, Oberflächenschutz, Diffu-  
10 sionsquelle, Zwischenoxid und als Deckschicht bei der Ionenimplantation.

Da es durch Umwandlung der Halbleiteroberfläche gebildet wird, ist seine Herstellung unempfindlich gegen Verunreinigungen auf der Halbleiteroberfläche und es hat eine hervorragende Haftfestigkeit.

15

Die offene Gitterstruktur wird aus dem thermischen Oxid oder aus einem anderen Material für die Isolationsbeschichtung in Form von Stegen oder Stützstellen erzeugt, die die einzelnen Gitteröffnungen voneinander trennen. Die Gitteröffnungen können beispielsweise als Gräben ausgebildet sein, insbesondere als offene parallele und  
20 äquidistante Streifenstruktur, aber auch als Mäander oder als geschlossene Streifenstruktur, bevorzugt als Kreisring oder als Rechteckring oder als Lochstruktur für einzelne Stützstellen..

Die Gitteröffnungen können auch eine röhrenförmige Gestalt mit runder oder  
25 vorzugsweise mehreckiger, insbesondere rechteckiger Grundfläche aufweisen.

Einige Ausführungsformen für die offenen Gitterstrukturen sind in Fig. 3 gezeigt.

Das Verstärkungssystem kann jede Höhe besitzen, die geeignet ist, Spannungen, die an den Metallisierungen eingeleitet werden, aufzunehmen. Das bedeutet, dass sie dick genug sein muss, um einen hinreichend großen Dämpfungseffekt gegenüber Spannungen zu besitzen, so dass diese Spannungen die Halbleiteroberfläche nicht

5 beschädigen. Das Verstärkungssystem hat vorzugsweise eine Dicke, die größer als ungefähr 500 nm ist. Weiterhin sollte das Verstärkungssystem nicht eine Dicke besitzen, die sie spröde macht. Die bevorzugte Dicke liegt zwischen 10 nm und 10µm.

Das Verhältnis der Höhe h der Schicht zu der Breite b der Gitterstege beträgt bevorzugt

10 1:25 bis 1:50. Der Flächenanteil der Gitterstege zu den Gitteröffnungen liegt bevorzugt 30 bis 95 %, besonders bevorzugt bei >50 %, weiter bevorzugt bei > 70%.

Das Verstärkungssystem kann vollständig oberhalb der Oberfläche des Halbleiters angeordnet sein. Das Verstärkungssystem kann aber auch ganz oder teilweise unter der

15 Oberfläche des Halbleiters angeordnet sein.

Auf der durch das Verstärkungssystem verbliebenen Kontaktfläche des Halbleiterchips ist die Metallisierung aufgetragen. Dadurch ist die Metallisierung nicht vollflächig mit der Oberfläche des Halbleiterchips verbunden und die Steifigkeit des Verbundes,

20 bestehend aus der Oberfläche des Chips, der Metallisierung, dem Verstärkungssystem und dem Stromanschlusssteil des Bonddrahts wird herabgesetzt. Das Verstärkungssystem bewirkt, dass die mechanische Rückwirkung des Bonddrahtes auf die Kontaktfläche verringert wird. Die im Kontaktbereich auftretenden Zugspannungen können sich nicht mehr zu einer kritischen Größe aufaddieren, die die Festigkeit des Werkstoffs

25 übersteigt und sich in Rissen entlädt.

Die Metallisierung kann aus jedem geeigneten leitfähigen Werkstoff, wie Metall, gebildet werden. Beispielsweise können Aluminium, Kupfer oder viele andere Legierungen gewählt werden.

In dem erfindungsgemäßen Halbleiterbauteil ist die innere Anschlussmetallisierung mit der jeweiligen äußeren Anschlussmetallisierung durch eine Bonddrahtbrücke 9 verbunden.

5

Ein drahtkontaktierter Halbleiterchip ist weiterhin unabhängig von der angewendeten Integrationstechnik und dem vorgesehenen Einsatzzweck in einem Gehäuse verpackt.

- Ein Halbleiterbauteil mit einem Verstärkungssystem, die eine offene Gitterstruktur umfasst, ist durch folgende Herstellungsschritte herstellbar:
- Dotierung und Strukturierung eines dotierten Siliziumhalbleitersubstrates zu einem Halbleiterbauelement,
- Im Rahmen dieses Prozesses wird ein in einem Annealing-Prozess gebildetes Oxid in den Kontaktfenstern mittels einer angepassten Ätzmaske als Gitterstruktur ausgelegt
- 15 Aufbringen und Strukturieren einer Metallisierung,
- Herstellung einer ganzflächigen Isolationsschicht im oberen Bereich des dotierten Silizium-Substrates,
- Chipbonden des Halbleiterchips auf einem Träger,
- Bildung einer Drahtbondverbindung zwischen Halbleiterchip und Träger
- 20 Umhüllung

- Ein Halbleiterbauteil mit einem Verstärkungssystem, die eine offene Gitterstruktur umfasst, ist weiterhin auch durch folgende Herstellungsschritte herstellbar:
- Dotierung und Strukturierung eines dotierten Siliziumhalbleitersubstrates zu einem
- 25 Halbleiterbauelement,
- Herstellung einer ganzflächigen Isolationsschicht im oberen Bereich des dotierten Silizium-Substrates,
- Selektiver Ätzvorgang durch die Isolationsschicht unter Verwendung einer offenen

Gitterstruktur erzeugenden Maske zur Herstellung eines Kontaktfensters mit einer Verstärkungsstruktur

Aufbringen und Strukturieren einer Metallisierung

Chipbonden des Halbleiterchips auf einem Träger

- 5 Bildung einer Drahtbondverbindung zwischen Halbleiterchip und Träger
- Umhüllung

- Für die Herstellung eines planaren Bipolartransistors in Planartechnik werden die erforderlichen p-n-Übergänge im Halbleitersubstrat durch gezielte Ionenimplantation
- 10 von Dotierstoffen von der Oberfläche her in mehreren aufeinanderfolgenden Schritten erzeugt. Man geht meistens von 200 bis 625  $\mu\text{m}$  dünnen, entweder n- oder p- leitenden Siliziumeinkristallscheibchen aus, die mit einer Schutzschicht aus sehr widerstandsfähigem, für Dotierstoffe undurchlässigem Siliziumdioxid oder Siliziumnitrid überzogen sind. In diese Schutzschicht werden "Fenster" freigeätzt, durch die anschließend
  - 15 Akzeptor- bzw. Donatorstoffe, z. B. Bor bei n-leitenden, Phosphor bei p-leitendem Siliziumsubstrat implantiert werden und die p- bzw. n- leitende Bereiche mit einem p-n-Übergang zum Grundmaterial ergeben. Diese Bereiche bilden die Basiszone des Planartransistors. Die Fenster werden durch eine weitere  $\text{SiO}_2$ -Schicht teilweise geschlossen, durch die freibleibenden oder neu freigeätzten Öffnungen werden dann die
  - 20 entgegengesetzten oder erhöhten Dotierungen implantiert, die eine Umkehr des Leitungstyps (Inversion) hervorrufen und die n- bzw. p-leitenden Emitterzonen sowie den p-n-Übergang zwischen jeder Basis- und Emitterzone erzeugen oder die hochdotierten Anschlussbereiche der Kontaktierung darstellen.
  - 25 Jeder Implantationsschritt umfasst die eigentliche Implantation und einen anschließenden Diffusionsprozess bei hohen Temperaturen, der die Tiefe und die Oberflächenkonzentration des dotierten Gebietes beeinflusst.

Zur Bildung der Anschlussfläche mit Verstärkungssystem wird entweder eine separate

Schicht abgeschieden oder durch Annealing erzeugt. Alternativ kann auch eine in dem vorhergehenden Herstellungsschritten aufgetretene Schicht für diese Anwendung verwendet werden.

- 5 Bevorzugt ist die Herstellung der Kontaktfenster-Isolationsschicht durch thermische Oxidation des Siliziums.

Zu den Verfahren zum Aufbringen von thermischen Siliziumdioxidschichten zählt beispielsweise das thermische Aufwachsen in einer Sauerstoff- oder Sauerstoff-

- 10 Wasserdampf-Atmosphäre bei einer Temperatur zwischen 900 und 1100°C. Dabei strömt Sauerstoff als Reaktionsgas über die heiße Silizium-Oberfläche. Der Sauerstoff verbindet sich mit dem Silizium zu Siliziumdioxid, so dass eine amorphe glasartige Schicht an der Oberfläche des Siliziums entsteht. Die thermischen Oxidationsverfahren lassen sich in die trockenen und die nassen Verfahren unter Zusatz von Wasserdampf
- 15 aufteilen. Wenn hohe Bearbeitungstemperaturen vermieden werden sollen oder höhere Schichtdicken erreicht werden sollen, ist ein Nassoxidationsverfahren vorzuziehen.

Das Strukturieren der Kontaktfensterisolationsschicht erfolgt in bekannter Weise nach einem üblichen photolithographischen Prozess und kann unter Verwendung einer

- 20 Maske zum Freiätzen der Kontaktfenster erfolgen.

Dazu wird ein photosensitiver Dünnschichtfilm auf die Oberseite des Bauelements aufgeschleudert. Der Film wird unter Verwendung einer Elektronenstrahlolithographie, einer Laserstrahlinterferenz oder von UV-Strahlung etc. belichtet, wonach die

- 25 gewünschte Struktur entwickelt wird. Nach dem Entwickeln schützt die verbleibende maskierende Struktur Bereiche des Bauelementsmaterials vor einem folgenden Ätz- oder Fräsprozess (z. B. einem Ionenfräsen, einem reaktiven Ionenätzen, einem nasschemischen Ätzen, einem elektrochemischen Ätzen, einem photochemischen Ätzen, einem chemisch unterstützten Ionenstrahlätzen oder einer Kombinationen

davon, etc.), um eine gewünschte Struktur in das Bauelementsmaterial zu übertragen, wonach die maskierende Schicht entfernt wird.

Der photosensitive maskierende Film kann anschließend mittels eines Lösungsmittels  
5 oder durch ein Sauerstoffplasma entfernt werden.

Die Topographie der Stege bzw. Gräben sollte möglichst hoch gewählt werden, in einen großen Nutzen zu erzielen. Bei Gitterstrukturen aus einem Anneal-Prozess beträgt die Höhe der aus thermischem Oxid hergestellten Strukturen typischerweise ca. 100 nm  
10 bis 300 nm. Höhere Schichtdicken sind mittels eines thermischen Oxides möglich.

Die auf diese Art und Weise erzeugten Kontaktfenster in den Emitter- und Basisgebieten haben eine typische Strukturgröße bzw. einen Durchmesser von Bruchteilen eines Mikrometers bis hin zu einigen wenigen Mikrometern innerhalb der eigentlichen  
15 Kontaktfenster von üblicherweise 50 bis mehrere hundert Mikrometer.

Diese Dimensionen sind jedoch nicht zwingend, sondern nur beispielhaft gewählt.

Durch die angegebenen Verfahrensschritte wird erreicht, dass der Boden des Kontakt-  
20 fensters, d. h., die durch dieses Kontaktfenster freiliegende Oberfläche des monokristallinen Siliziumsubstrats mit einem Verstärkungssystem durchzogen ist.

Auf die freigewordenen Stellen des Verstärkungssystems in dem Kontaktfenster wird die Metallisierung für die metallischen Basis- und Emitterkontakte gebildet.  
25

Auf diese vorher gereinigte Oberfläche wird nun eine durchgehende Metallisierung z. B. durch Aufdampfen (Elektronenstrahlverdampfen) oder Sputtern aufgebracht. Diese

Verfahren zum Aufbringen der Metallisierung sind an sich bekannter Stand der

Technik. Als Material für die erste Metallisierung dienen bevorzugt Aluminium, Kupfer oder Silber oder Legierungen aus diesen Metallen. Um Reaktionen der genannten Materialien mit dem darunter liegenden Halbleitermaterial zu vermeiden und die Haftung zu verbessern und um geringere Übergangswiderstände zwischen Metall und Halbleitermaterial zu erzielen, können auch eine oder mehrere dünne Schichten aus Titan, Chrom, Molybdän, Wolfram, Platin, Palladium, Silber, Nickel oder Verbindungen dieser Metalle mit Silizium, Stickstoff oder Kohlenstoff unmittelbar auf der Halbleiterausgangsscheibe angeordnet sein. Die Schichtdicke der Metallisierung liegt im Bereich bis 20  $\mu\text{m}$ .

10

Anschließend wird die innere Anschlussmetallisierung in der Weise strukturiert, in einem üblichen Photoprozess mit anschließendem Ätzen Kontakte erzeugt werden, welche sowohl für die Emitterabschnitte als auch für die Basisabschnitte gleiche Bauhöhe aufweisen. Das Abtragen der zwischen den Kontakten liegenden Flächen kann nasschemisch oder durch Trockenätzen erfolgen.

15

Mit der Metallisierung ist die Herstellung des Halbleiterbauelementes eigentlich abgeschlossen. Die Bauelemente könnten jetzt schon getestet werden. Da aber die Scheiben noch zersägt, die so vereinzelt Chips in Gehäuse geklebt oder gelötet und mit Kunststoff umgossen werden, ist es notwendig, die gewünschte Scheibendicke durch einen Rückschleifprozess herzustellen, die Rückseite für die Verpackung zu präparieren und die empfindliche Schaltung und insbesondere die Metallisierung vor Beschädigungen zu schützen. Dazu wird eine Schutzschicht, die sogenannte Passivierung auf die Scheiben aufgebracht.

25

Neben dem Schutz der Schaltungen bei den abschließenden Verarbeitungsschritten zur Verpackung, der sogenannten Assemblierung, dient diese Passivierung auch dem



langfristigen Schutz vor Umwelteinflüssen. Dies ist insbesondere bei Schaltungen für den industriellen oder automobilen Einsatz notwendig, da das Vergießen mit Kunststoff das Eindringen von Feuchtigkeit oder schädlichen Gasen nicht 100%ig verhindern kann. In diesen Einsatzbereichen hat sich eine Doppelschicht aus Oxid und Nitrid bewährt, wobei das Nitrid besonders dicht ist und das Oxid den hohen mechanischen Stress aus dem Nitrid abpuffert.

Die Passivierungsschicht kann aus jedem geeigneten Isolationswerkstoff gebildet werden, wie Siliziumdioxid ( $\text{SiO}_2$ ).

10

Diese Passivierung muss mit Hilfe einer letzten photolithographischen Maskierung und eines Ätzprozesses in den Bereichen der Bondpads wieder entfernt werden, um die elektrische Kontaktierung des Halbleiterbauelementes unter dem Schutzüberzug tieferliegende Chipoberfläche an den Kontaktstellen freizulegen.

15

Am Ende des Planarprozesses werden die Halbleiterscheiben zersägt, so dass die Bauelementkristalle (Chips), in denen die jeweiligen Halbleiterbauelemente (diskrete Bauelemente oder integrierte Schaltungen) enthalten sind, in vereinzelter Form vorliegen.

20

Abschließend wird das Halbleiterbauelement fertiggestellt, indem der Chip beispielsweise durch Kleben oder Löten mit einem Leadframe, d.h. einem die Anschlussbeinchen oder Leads aufweisenden Träger verbunden wird.

25 Die Befestigung der Halbleiterchips auf einem Träger, z. B. einer Trägerspinne, einem Leiterrahmen oder einem Keramikträger, das später einen Teil des Gehäuses darstellt, erfolgt durch Kleben oder Legierungsbildung (Waferbonden), bei einer Befestigung durch Legierungsbildung wird der Prozess als eutektisches Bonden bezeichnet.

Anschließend werden die elektrischen Kontakte nach außen dadurch geschaffen, dass metallische Leiterbahnen, die von den Kontaktfenstern der Halbleiterbauelemente ausgehen, zu Kontakt- oder Bondflecken aufgeweitet werden, auf welchen die nach außenführenden Verbindungsdrähte befestigt werden können.

5

Die Anschlussflächen (Pads) des Chips werden anschließend mittels Bonddrähten mit den zugehörigen metallischen Leadframeoberflächen verbunden.

Die Kontaktierung der Emitter- und Basisbereiche erfolgt mittels eines Draht-Bondverfahrens.

10

Beim Nailhead- oder Ball-Draht-Bondverfahren wird durch eine Kondensatorentladung das Ende eines Drahtes zu einer Kugel verschmolzen und auf die Bond-Kontaktfläche gedrückt. An dieser Stelle wird die Kugel mit dem Metall verschweißt, wieder

15 abgehoben und zur zweiten Kontaktfläche auf den Anschlussbeinchen des Leadframes geführt. Dort wird sie angedrückt und abgesichert, womit die Bondverbindung hergestellt ist.

Das Keil- oder Wedge-Draht-Bondverfahren verläuft ähnlich wie das Ball-Bondverfahren, jedoch wird der Draht durch einen Keil in Drahtrichtung verformt.

20

Nach diesem Drahtbonds wird der Chip zusammen mit den Bonddrähten und den benachbarten Bereichen des Leadframes mittels einer isolierenden Pressmasse oder einem Keramikdeckel eingekapselt, so dass ein sogenanntes "Package" entsteht, über

25 das die Anschlussbeinchen des Leadframes seitlich hinausragen.

**BEZUGSZEICHENLISTE**

- 1 Gehäuse**
- 2 Halbleiterchip**
- 5 3 Substrat**
- 4 Anschlussbeinchen**
- 5 Basis**
- 6 Emitter**
- 7 Metallisierung**
- 10 8 Verstärkungssystem**
- 9 Bondpad**
- 91 Metallurgischer Kontakt**
- 92 Bonddraht**

PATENTANSPRÜCHE

1. Halbleiterbauteil mit einem zu einem Halbleiterbauelement dotierten und strukturierten, eine innere Anschlussmetallisierung<sup>7</sup> in einem Kontaktfenster aufweisenden Halbleiterchip 2 aus einem dotierten Silizium-Substrat, dessen innere Anschlussmetallisierung mit dem jeweiligen äußeren Anschlussmetallisierung durch  
5 eine Drahtbondverbindung 9 verbunden ist, dadurch gekennzeichnet, dass die innere Anschlussmetallisierung ein Verstärkungssystem 8 mit einer offenen Gitterstruktur auf dem dotierten Silizium-Substrat umfasst.
2. Halbleiterbauteil gemäß Anspruch 1  
10 dadurch gekennzeichnet,  
dass das Verstärkungssystem mit offener Gitterstruktur aus einer Isolationsbeschichtung gebildet ist.
3. Halbleiterbauteil gemäß Anspruch 1  
15 dadurch gekennzeichnet,  
dass die Gitterstruktur als offene Grabenstruktur ausgebildet ist.
4. Halbleiterbauteil gemäß Anspruch 1,  
dadurch gekennzeichnet,  
20 dass die Gitterstruktur als offene Röhrenstruktur ausgebildet ist..

5. Halbleiterbauteil gemäß Anspruch 1,

dadurch gekennzeichnet,

dass der Flächenanteil der Gitterstruktur aus thermischem Oxid  $> 50\%$  der  
Kontaktfensterfläche ausmacht.

ZUSAMMENFASSUNG

**Drahtkontaktiertes Halbleiterbauteil mit verstärkter innerer Anschlussmetallisierung**

**Halbleiterbauteil mit einem zu einem Halbleiterbauelement dotierten und strukturierten, eine innere Anschlussmetallisierung<sup>7</sup> in einem Kontaktfenster aufweisenden**

- 5 Halbleiterchip 2 aus einem dotierten Silizium-Substrat, dessen innere Anschlussmetallisierung mit der jeweiligen äußeren Anschlussmetallisierung durch eine Drahtbondverbindung 9 verbunden ist, dadurch gekennzeichnet, dass die innere Anschlussmetallisierung ein Verstärkungssystem 8 mit einer offenen Gitterstruktur auf dem dotierten Silizium-Substrat umfasst**

**10**

**Fig. 1**

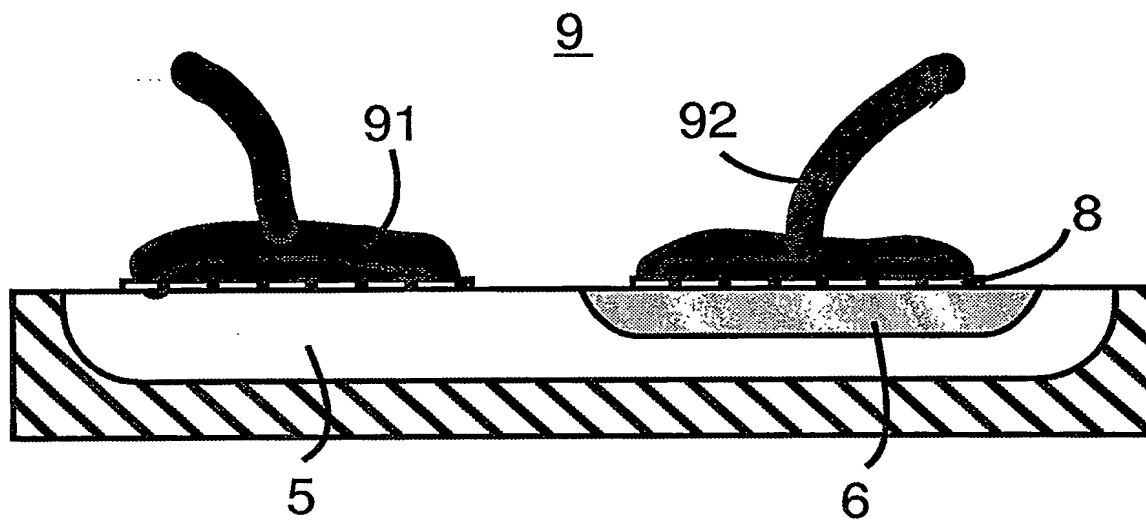


Fig. 1

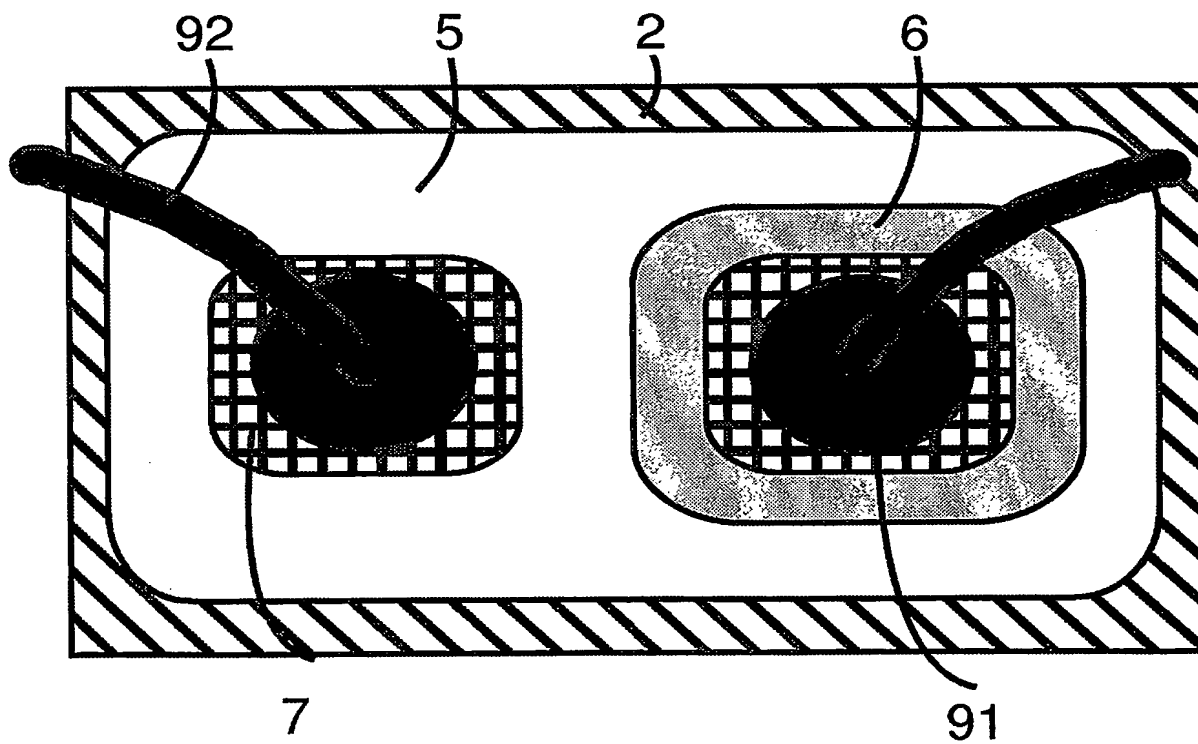


Fig. 2

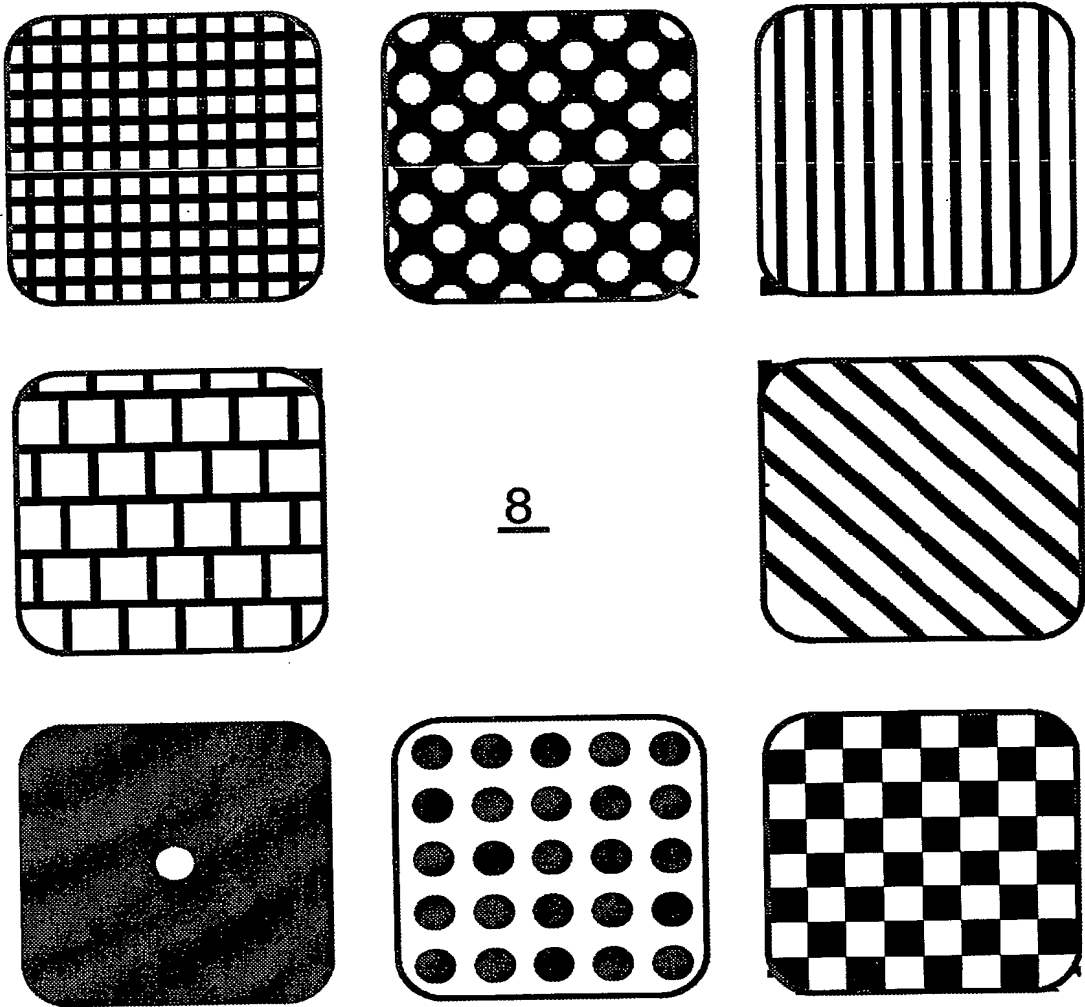


Fig. 3

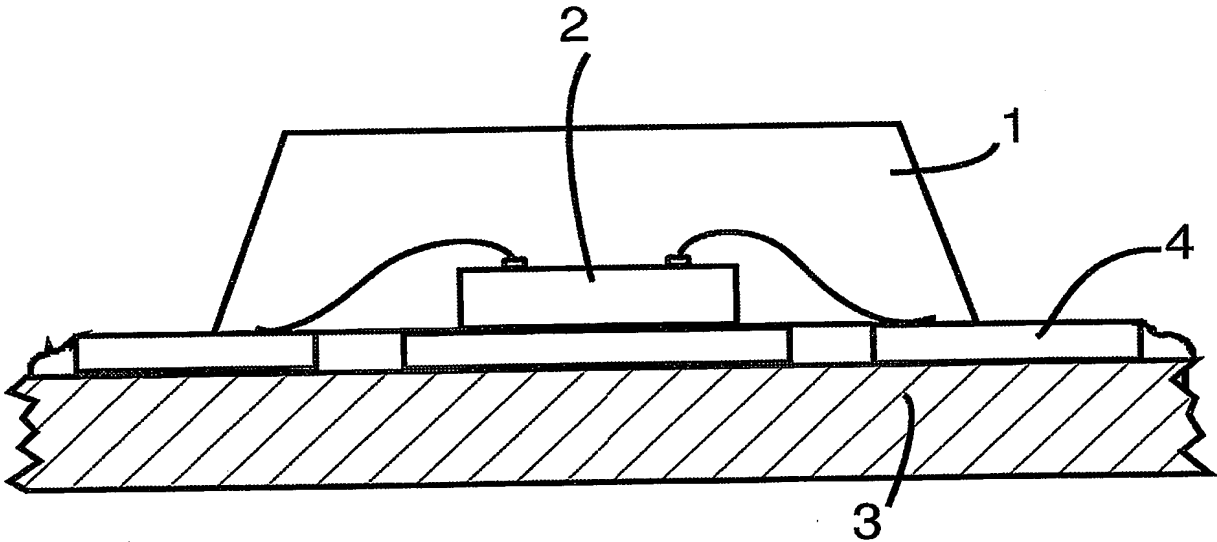


Fig. 4



**PCT/IB2004/052628**



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record.**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☒ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**